



СИЛАБУС КУРСУ

ПРОЄКТУВАННЯ СИСТЕМ НА ПЛІС

Ступінь вищої освіти – бакалавр

Спеціальність 152 «Метрологія та інформаційно-вимірювальна техніка»

Освітньо-професійна програма «Технології інтернету речей»

Рік викладання: 4

Семестр: 7

Кредитів: 5

Мова викладання: українська

Керівник курсу: к.т.н., ст.викладач Олег ЗАСТАВНИЙ

Контактна інформація: ozm@wunu.edu.ua

Опис дисципліни

Дисципліна «Проектування систем на ПЛІС» покликана ознайомити студентів із сучасними принципами побудови цифрових систем на базі програмованих логічних інтегральних схем (ПЛІС), їх архітектурними особливостями, елементною базою та сферами застосування. У межах курсу розглядаються методології апаратного проектування, мовами опису апаратури (HDL), засоби моделювання, синтезу та налагодження цифрових систем.

Завдання дисципліни полягає у формуванні теоретичних знань та практичних навичок розробки, моделювання та реалізації цифрових пристроїв на ПЛІС. Студенти вивчають принципи структурного та поведінкового опису цифрових систем, організацію пам'яті, логічних блоків і міжз'єднань у ПЛІС, а також інтерфейси та протоколи обміну даними, що застосовуються у цифрових системах.

У результаті вивчення курсу студенти набувають компетентностей щодо аналізу вимог до цифрової системи, вибору відповідної архітектури ПЛІС, розробки та верифікації апаратних модулів, проведення синтезу та впровадження проекту в цільову апаратну платформу. Отримані знання дозволяють здійснювати повний цикл проектування цифрових систем — від постановки задачі до апаратної реалізації та тестування.

Структура курсу

Тема		Результати навчання
1.	Вступ до ПЛІС та їх місце в сучасній електроніці	Розуміння класифікації ПЛІС, їх відмінності від ASIC та мікроконтролерів. Розуміння сфери застосування та переваги використання ПЛІС у цифрових системах.
2.	Архітектура сучасних ПЛІС	Розуміння структури логічних блоків, конфігураційної пам'яті, міжз'єднань та вбудованих ресурсів (BRAM, DSP, PLL). Аналіз впливів архітектури на продуктивність і ресурси проекту.
3.	Основи мов опису апаратури (HDL)	Розуміння принципів апаратного опису цифрових систем мовами HDL (VHDL/Verilog). Вміння створювати прості структурні та поведінкові моделі цифрових модулів.
4.	Комбінаторна логіка в HDL	Вміння реалізовувати логічні функції, мультиплектори, дешифратори, суматори засобами HDL. Розрізнення структурного та поведінкового опис комбінаторних схем.

5.	Послідовнісна логіка та синхронні системи	Навчитись проектування тригерів, регістрів, лічильників та автомати станів. Пояснює принципи синхронного проектування та роль тактового сигналу.
6.	Проектування автоматів керування (FSM)	Моделювання та реалізація автоматів Мілі та Мура. Вміння описувати переходи станів та оптимізувати логіку керування.
7.	Моделювання та верифікація цифрових систем	використання тестових стендів (testbench) для перевірки коректності роботи модулів. Аналіз часових діаграм та знаходження логічних помилок в проєкті.
8.	Синтез, імплементація та часовий аналіз	Розуміння етапів синтезу, розміщення та трасування. Виконання аналізу часових характеристик та оцінка відповідності проєкту заданим обмеженням
9.	Організація пам'яті та вбудовані ресурси ПЛІС	Використання вбудованої пам'яті (ROM, RAM, FIFO) та спеціалізовані апаратні блоки. Оптимізація використання ресурсів кристала.
10.	Інтерфейси та протоколи обміну даними	Реалізація простих інтерфейсів (UART, SPI, I ² C) засобами HDL. Розуміння принципів синхронного та асинхронного обміну даними
11.	Проектування систем на кристалі (SoC) на базі ПЛІС	Розуміння та пояснення принципів інтеграції процесорних ядер у ПЛІС. Вміння організувати взаємодію апаратної та програмної частин системи.
12.	Практична реалізація та налагодження проєкту на ПЛІС.	Здійснення повного циклу розробки — від постановки задачі до програмування ПЛІС та тестування на апаратній платформі. Використання інструментів відлагодження та аналізу сигналів.

Літературні джерела

1. Аврунін О.Г., Носова Т.В., Прасол І.В., Семенець В.В., Чугуй Є.А. Основи мов SystemVerilog та VHDL для проектування цифрових пристроїв на ПЛІС у прикладах і задачах: навч. посіб. / О.Г. Аврунін, Т.В. Носова, І.В. Прасол, В.В. Семенець, Є.А. Чугуй. – Харків: ХНУРЕ, 2025. – 383 с. – pdf 5,26 Mb. ISBN 978-966-659-419-1 [Електронний ресурс]. — Режим доступу: <https://openarchive.nure.ua/server/api/core/bitstreams/d517fd32-a02e-4677-8d18-e8789da5f95b/content> (дата звернення: 28.08.2025)
2. Крайник Я. М. Розробка цифрових схем мовою VHDL. Основи розробки цифрових схем : навч. посіб. з дисципліни «Вбудовані системи» / Я. М. Крайник. – Миколаїв : Вид-во ЧНУ ім. Петра Могили, 2025. – 80 с. ISBN 966-336-462-9
3. Обробка цифрових сигналів на ПЛІС в радіотехнічних системах: Лабораторний практикум [Електронний ресурс]: навч. посіб. для студ. спеціальності 172 «Електронні комунікації та радіотехніка» / КПІ ім. Ігоря Сікорського; автори: С.Б.Могильний, О.Ю.Мирончук. – Електронні текстові дані (1 файл: 2,84 Мбайт). – Київ: КПІ ім. Ігоря Сікорського, 2023. – 87. [Електронний ресурс]. — Режим доступу: <https://ela.kpi.ua/server/api/core/bitstreams/7b51b232-c1e8-497f-80bc-6d4f3c6d119b/content> (дата звернення: 28.08.2025)
4. Мірошник М. А. Автоматизація проектування вбудованих систем і програмних засобів на ПЛІС мовою опису апаратури : навчальний посібник / М. А. Мірошник, М. С. Курцев. - Харків : УкрДУЗТ. 2021. - 332 с
5. AMD (Xilinx). Vivado Design Suite User Guide: Synthesis (UG901). — Version 2025.1 : Xilinx, 2025. — 305с. — (User Guide). [Електронний ресурс]. — Режим доступу: <https://docs.amd.com/viewer/book-attachment/GpJTerTZ4Z27gHpmPgg62g/AoPn9NhZWNyJcynGMpXdgw-GpJTerTZ4Z27gHpmPgg62g> (дата звернення: 28.08.2025)
6. Merrick R. Getting Started with FPGAs: Digital Circuit Design, Verilog, and VHDL for Beginners. — San Francisco, CA : No Starch Press, 2023. — 320 p. : ill. — ISBN 978-1-7185-0294-9.
7. Bruno F., Eschemann G. The FPGA Programming Handbook: An Essential Guide to FPGA Design for Transforming Your Ideas into Hardware Using SystemVerilog and VHDL. — Birmingham : Packt Publishing, 2024. — 550 p. — ISBN 978-1805125594.

Політика оцінювання

Політика щодо дедлайнів і перескладання. Для виконання усіх видів завдань студентами і проведення контрольних заходів встановлюються конкретні терміни. Перескладання модулів проводиться в установленому порядку.

Політика щодо академічної доброчесності. Списування під час проведення контрольних заходів заборонені. Під час контрольного заходу студент може користуватися лише дозволеними допоміжними матеріалами або засобами, йому забороняється в будь-якій формі обмінюватися інформацією з іншими студентами, використовувати, розповсюджувати, збирати варіанти контрольних завдань.

Політика щодо відвідування. За об'єктивних причин (наприклад, карантин, воєнний стан, хвороба, закордонне стажування) навчання може відбуватись в дистанційній формі за погодженням із керівником курсу з дозволу дирекції факультету.

Політика щодо визнання результатів навчання

Відповідно до «Положення про визнання в Західноукраїнському національному університеті результатів попереднього навчання» (https://www.wunu.edu.ua/pdf/pologenyia/Polozhennya_ruzult_poper_navch.pdf) здобувачам вищої освіти може бути зараховано результати навчання (неформальної/інформальної освіти, академічної мобільності тощо) на підставі підтвердних документів (сертифікати, довідки, документи про підвищення кваліфікації тощо). Рішення про зарахування здобувачу результатів (певного освітнього компонента в цілому, або ж окремого виду навчальної роботи за таким освітнім компонентом) приймається уповноваженою Комісією з визнання результатів навчання за процедурою, визначеною вищезазначеним положенням.

Оцінювання

Підсумковий бал (за 100-бальною шкалою) з дисципліни визначається як середньозважена величина, залежно від питомої ваги кожної складової залікового кредиту:

Модуль 1		Модуль 2	Модуль 3
40%	40%	10%	10%
Поточне оцінювання	Модульний контроль	Тестування	Самостійна робота
Середнє арифметичне з оцінок отриманих за виконання та захист лабораторних робіт	Підсумкова контрольна робота: 2 теоретичні питання по 30 балів Задача 40 балів	Оцінка за пройдене тестування	Оцінка, за виконання та представлення результатів самостійної роботи

Шкала оцінювання

За шкалою університету	За національною шкалою	За шкалою ECTS
90–100	відмінно	A (відмінно)
85–89	добре	B (дуже добре)
75–84		C (добре)
65–74	задовільно	D (задовільно)
60–64		E (достатньо)
35–59	незадовільно	FX (незадовільно з можливістю повторного складання)
1–34		F (незадовільно з обов'язковим повторним курсом)